

半導体製造用ALD原料に関する研究開発

(株)トリケミカル研究所

徐 永華

2021/12/22

1. イントロダクション

- * 会社概要

- * 半導体製造技術の発展史

2. ALD成膜の特性、及び原料に対する基本要件、評価方法

3. High-k 膜用原料(主にHf系)に関する研究開発

4. ALDによるMgO成膜、及び酸化源に対する考察

5. 半導体技術進歩によるALD原料開発の今後の課題

6. 纏め

(株)トリケミカル研究所

本社所在地：山梨県上野原市上野原8154-217

創立：1978年12月

資本金：約33億円

従業員：194名(単体)

製品品目：半導体用材料、光ファイバー用材料、太陽電池用材料、化合物半導体用材料、触媒、特殊試薬等

1978
創立

2007
大証へ上場

2018
東証一部へ上場

1980

1990

2000

2010

2020

1979
電電公社に光ファイバー用の高純度四塩化ケイ素を出荷し、高い評価を受けた。

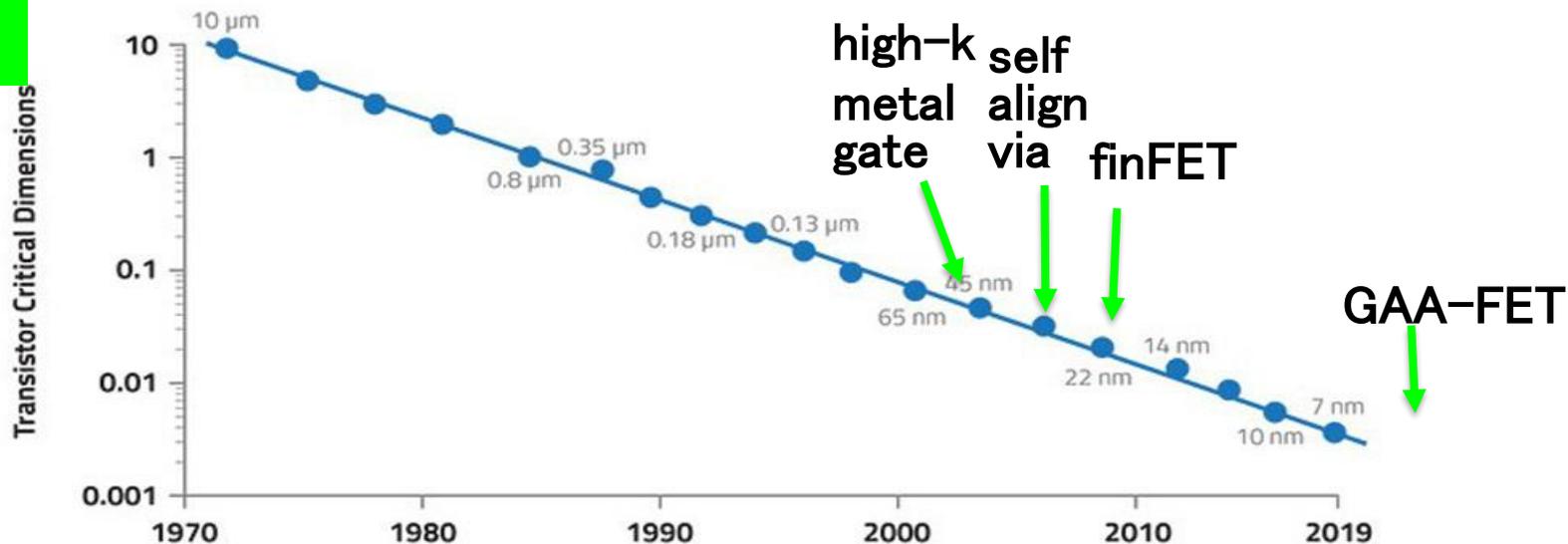
1987
CVD材料としての各種金属錯体の合成に成功

2004
台湾に支店設立

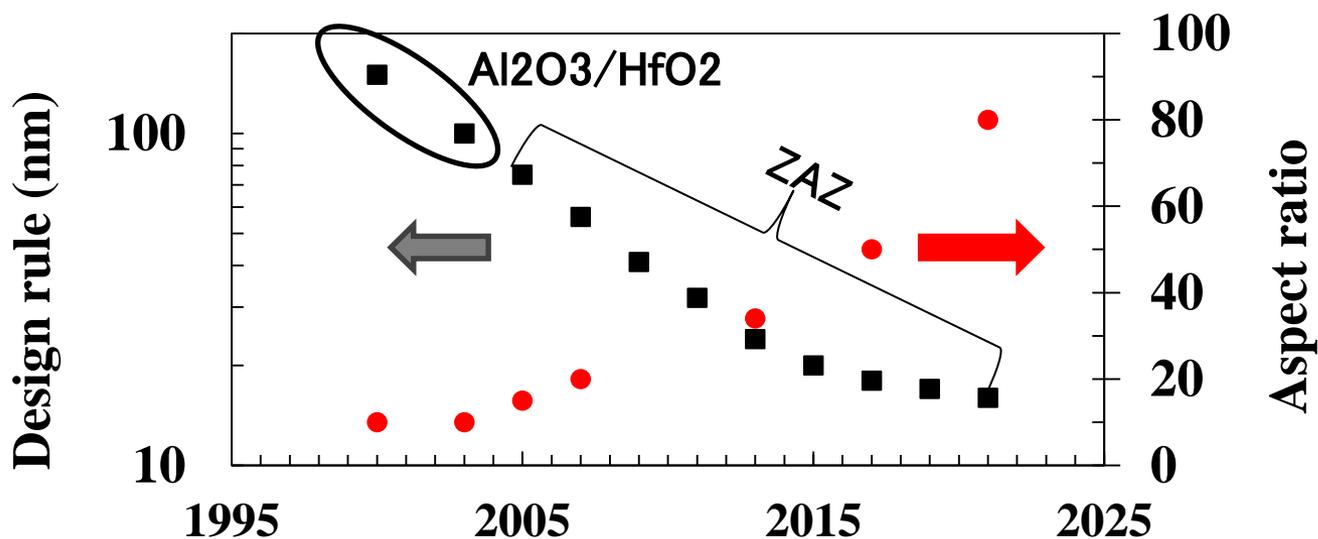
2016
韓国にSK material社とのJV 設立

2017
台湾に子会社設立

Logic



DRAM



DRAM capacitor dielectric	ZrO₂, Al₂O₃, HfO₂
MOS gate dielectric	HfO₂
CMOS Image sensor	SiO₂, Al₂O₃, HfO₂, TiO₂, Ta₂O₅, SiN
RF BEOL capacitor dielectric	ZrO₂, Al₂O₃
FRAM passivation	SiN
W contact liner	W
DRAM capacitor electrode	TiN
Double patterning/sacrificial spacer	SiO₂
MOS gate electrode	TiAlN, TiN
MOS gate capping layer	Ta, Co
Gate spacer	SiN, SiO₂
Contact metal / silicide	Co, Ru, NiSi, CoSi₂
W barrier	TiN
Cu barrier	TaN, Co
Cu capper	Co
Cu seed	Ru, Co
Resistive memories	Ge-Sb-Te, HfO₂, TiO₂, Ta₂O₅, La₂O₃

ALD成膜の特性:

low deposition temperature, smooth, high conformal, pine-hole free, low impurity, precise thickness and composition control

ALD成膜の短所:

低い成膜速度、原料制限、高温成膜制限

ALD用原料に対する基本要件:

熱安定性、蒸気圧、高い表面反応速度、高い成膜速度、高純度、低価格、安全性(低危険性、有害性)、取り扱い易さ 等

- 熱安定性:**
- 1) 長期保管時、配管内導入時の安定性
 - 2) ALDモードを保つ安定性

評価方法:

1) DSC

2) 加速試験

TG-DTA

恒温槽内加熱

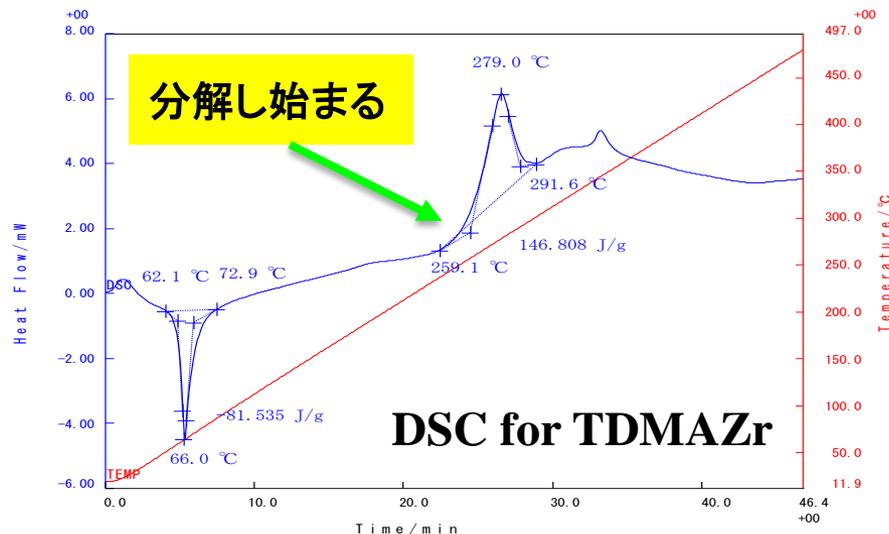


UV

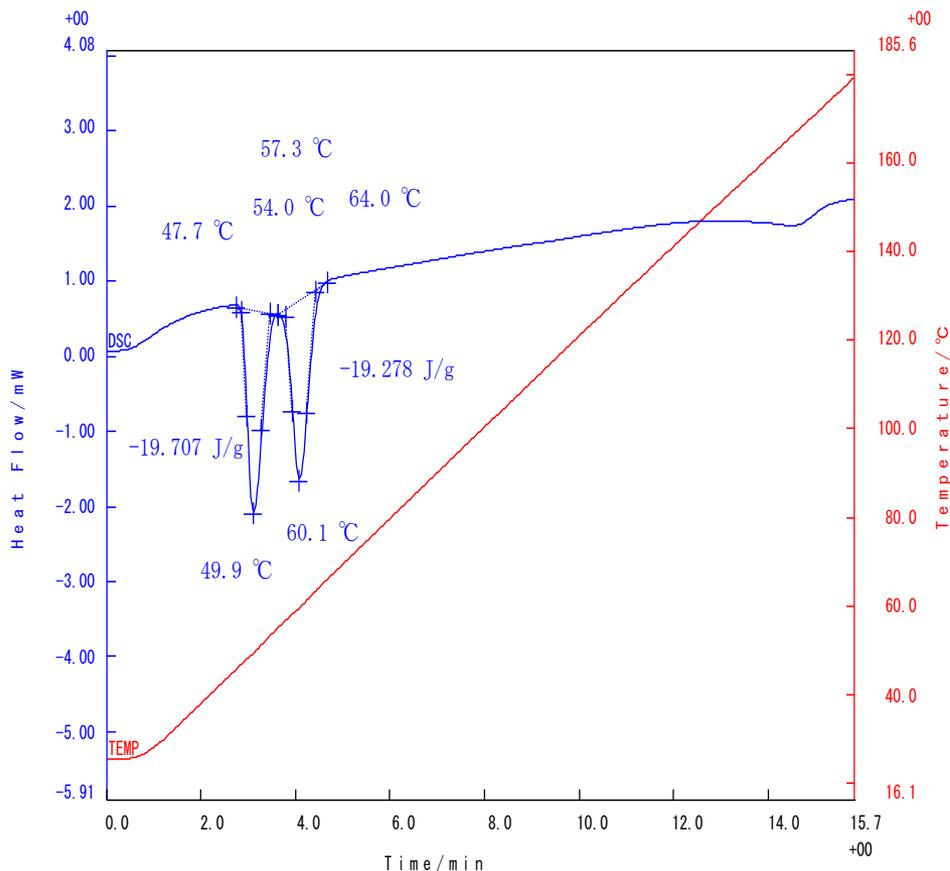
NMR

TG-DTA

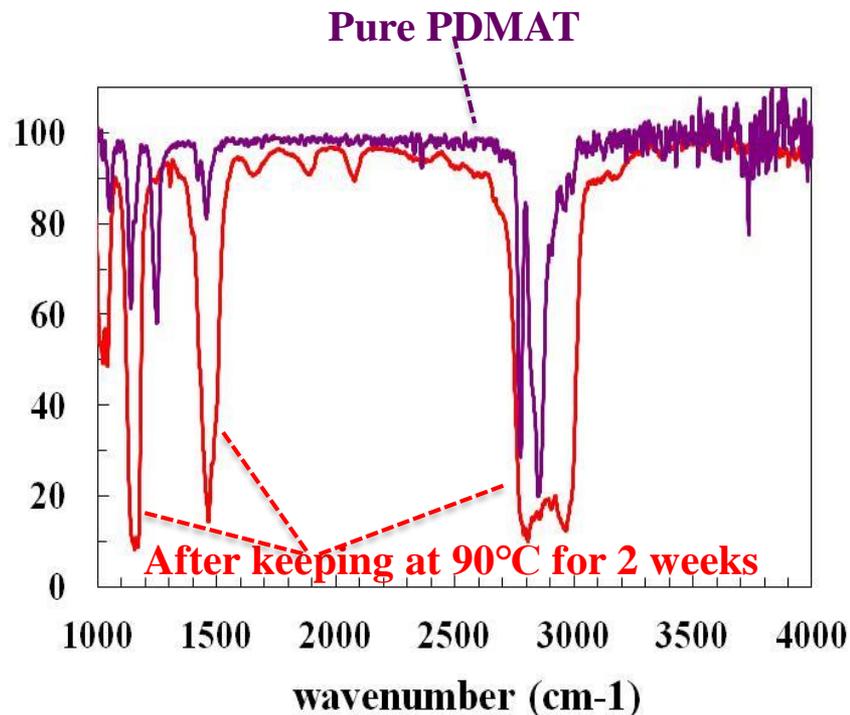
3) FT-IR



PDMAT: Metal barrier-TaNの成膜に使われている原料

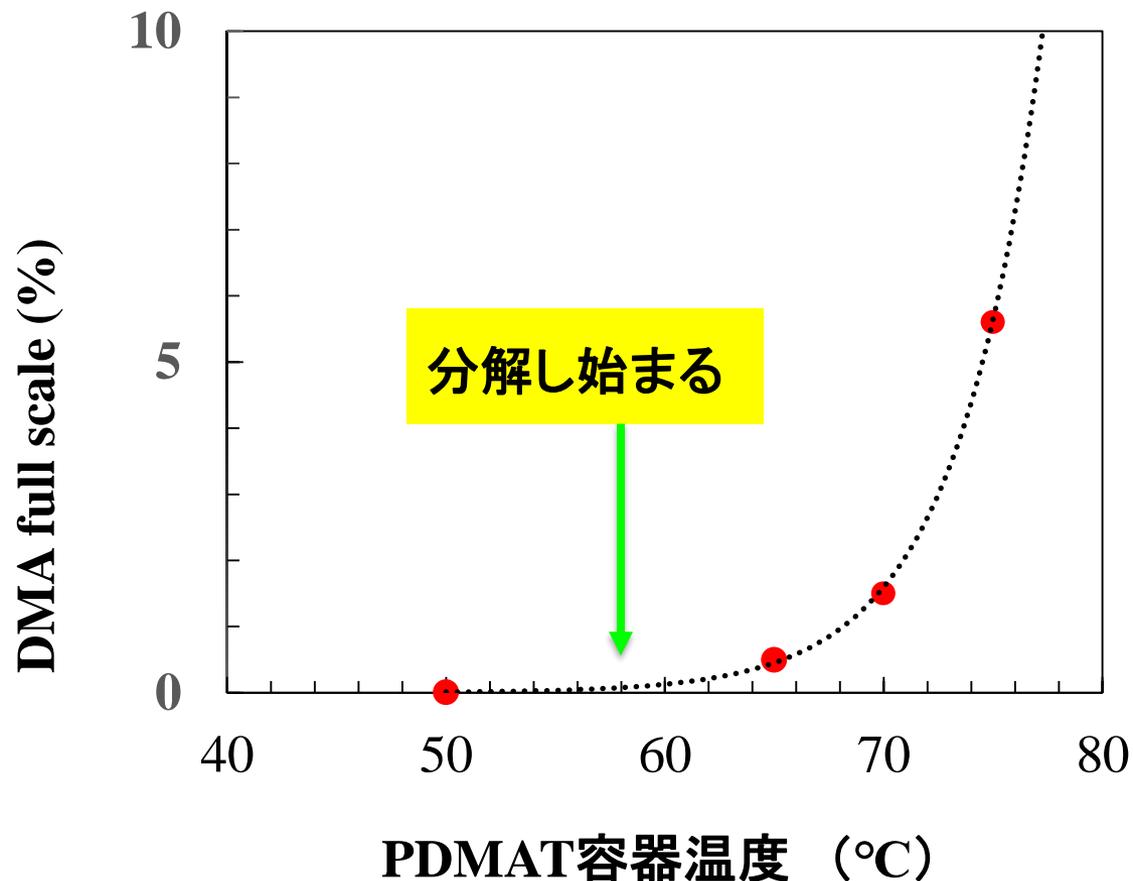


DSC for PDMAT



FT-IR spectra for PDMAT

PDMATの熱分解生成物DMAの濃度を計測する。



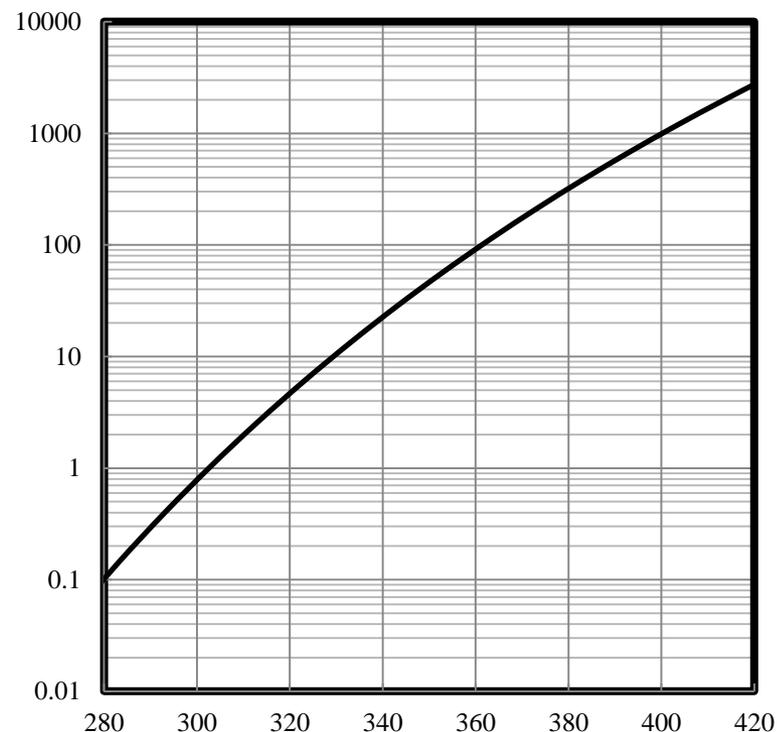
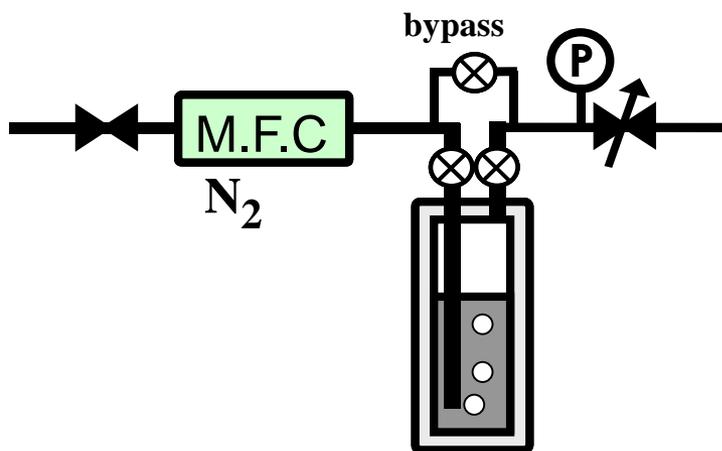
脱気した1分後の容器内のDMA濃度と容器温度との関係

2) 蒸気圧

輸送特性及び除去特性に関わる。

評価方法: 1) 静的測定法

2) 動的測定法



Vapor pressure curve for TDMAZr

Clausius-Clapeyron equation

$$\log (P/\text{Pa}) = 12.3 - 3.72\text{E}+03 / T$$

* ALDによるZrO₂成膜用原料

ZrCl₄

ZrI₄

Cp₂ZrCl₂

Cp₂ZrMe₂

Zr(O^tBu)₄

Zr(dmae)₄

Zr(O^tBu)₂(dmae)₂

Zr(OⁱPr)₂(dmae)₂

Zr(thd)₄

Zr(NMe₂)₄

Zr(NEt₂)₄

Zr(NEtMe)₄

Zr[N(SiMe₃)₂]₂Cl₂ ...

* ALDによるHfO₂成膜用原料

HfCl₄

HfI₄

Hf(O^tBu)₄

Hf(mmp)₄

Hf(O^tBu)₂(mmp)₂

Hf(ONe^t)₂)₄

Hf(NMe₂)₄

Hf(NEt₂)₄

Hf(NEtMe)₄

Hf[N(SiMe₃)₂]₂Cl₂

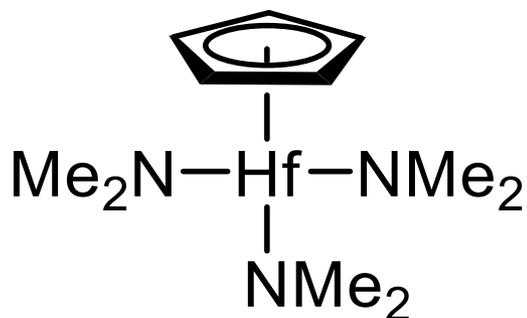
Hf(NO₃)₄ ...

* ALDによるZrO₂成膜用原料

原料の熱安定性の向上で、より高い温度での成膜により、膜中の不純物の低減と結晶率の向上を実現できる。

* ALDによるHfO₂成膜用原料

phase \ k \ film	HfO ₂	ZrO ₂
amorphous	21	23
monoclinic	16-18	20
cubic	26.2	33.6
tetragonal	28.5	38.9



$\text{NRR}' = \text{NMe}_2, \text{NEtMe}$

$\text{RCp} = \text{MeCp}, \text{EtCp},$
 $\text{nPrCp}, \text{iPrCp}$

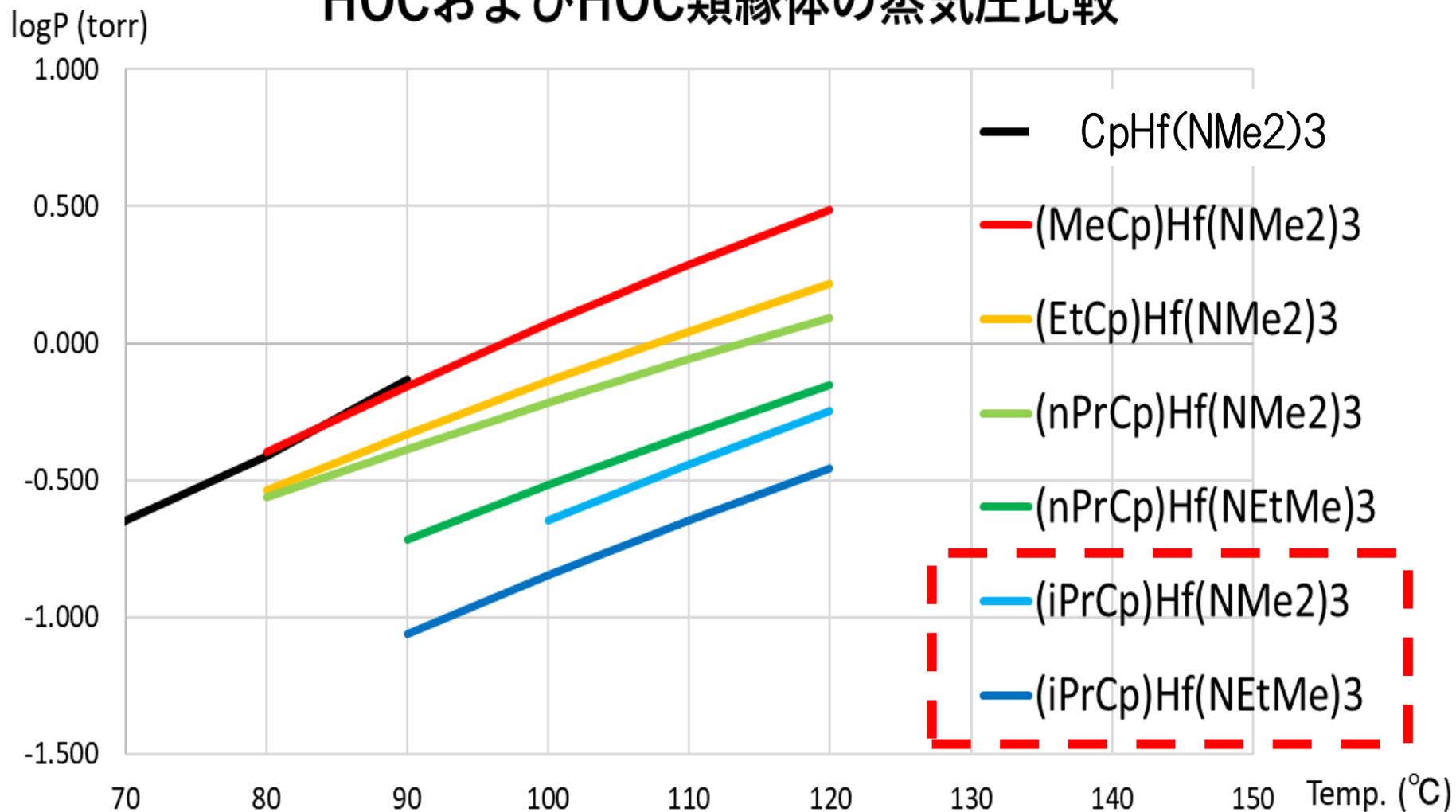


原料間の蒸発性及び安定性の比較

	分子量	T50(°C)*	DSC上の分解温度(°C)
CpHf(NMe ₂) ₃	375.81	187	320
(MeCp)Hf(NMe ₂) ₃	389.83	189	328
(EtCp)Hf(NMe ₂) ₃	403.86	199	325
(iPrCp)Hf(NMe ₂) ₃	417.89	203	325
(nPrCp)Hf(NMe ₂) ₃	417.89	210	324
(MeCp)Hf(NEtMe) ₃	431.91	216	295
(EtCp)Hf(NEtMe) ₃	445.94	220	295
(nPrCp)Hf(NEtMe) ₃	459.97	232	295
(iPrCp)Hf(NEtMe) ₃	459.97	236	297

* T50 :TG-DTA測定で原料が50%蒸発した時の温度

HOCおよびHOC類縁体の蒸気圧比較

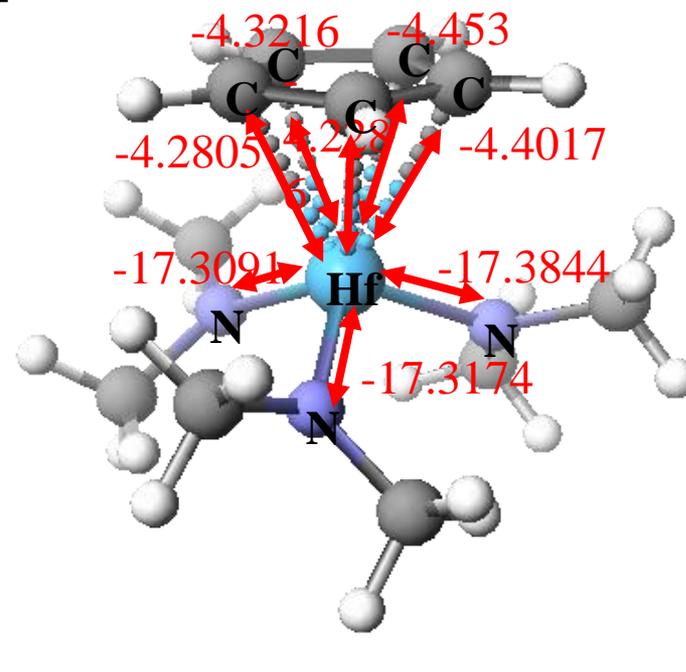


理論計算による原料安定性の評価

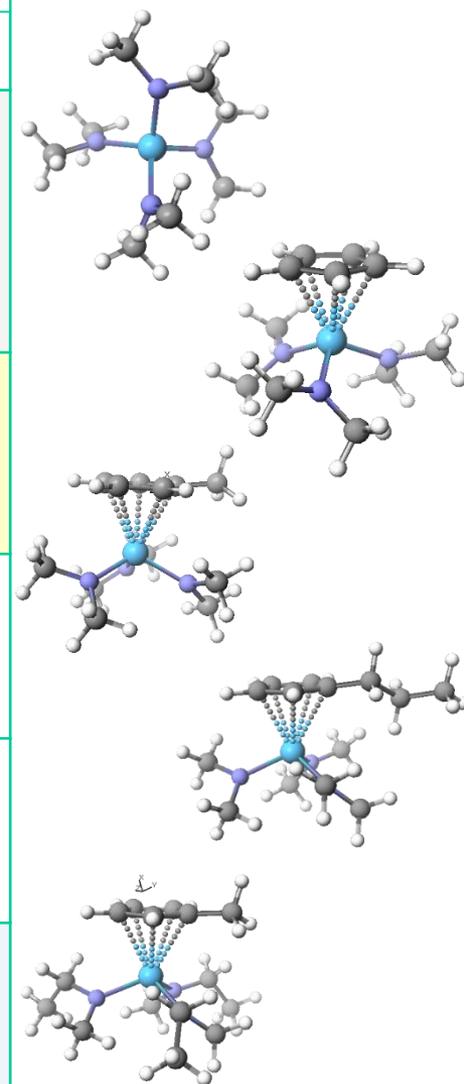
- 半経験的分子軌道法 (MOPAC(PM6)) により、各原子間の結合エネルギーを計算できる。

例: HOCの生成エネルギー、結合エネルギーの計算

		CpHf(NMe ₂) ₃	
分子量(g/mol)		375.82	
DSC分解温度(°C)		320	
生成エネルギー(kcal/mol)		-376,771.79	
結合エネルギー (eV)	RCp-Hf	4.453	合計 21.6854
		4.3216	
		4.2805	
		4.2286	
		4.4017	
	NR2-Hf	17.3091	
		17.3844	
		17.3174	

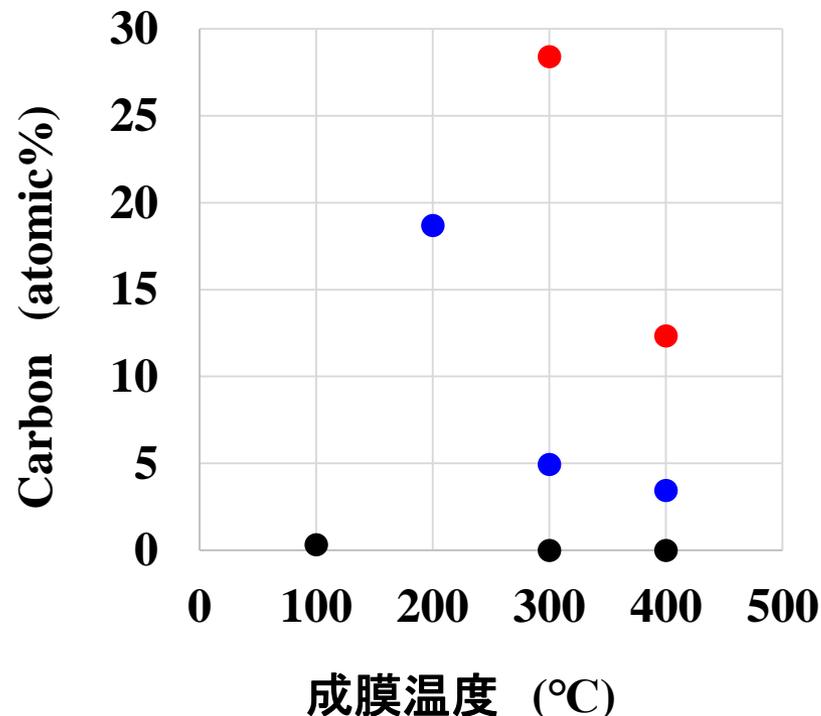
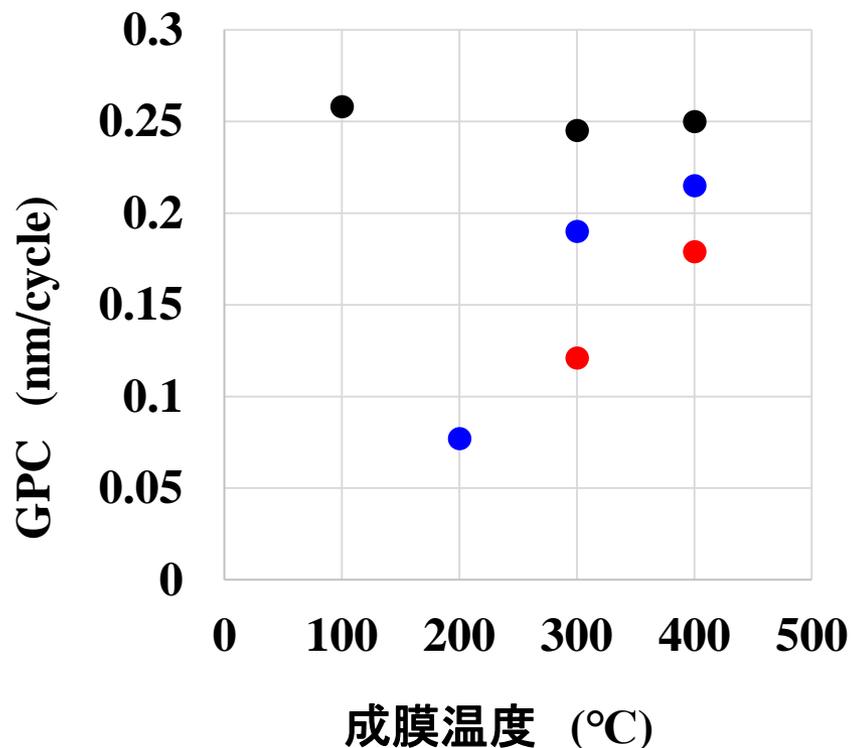


Hf原料	DSC上の分解温度 (°C)	結合エネルギー (eV)	
		RCp-Hf	RR' N-Hf
Hf(NMe ₂) ₄	277	—	17.06 17.02 17.72 16.75
CpHf(NMe ₂) ₃	320	21.6854	17.31, 17.38, 17.32
(MeCp)Hf(NMe ₂) ₃	328	22.5529	17.31, 17.34, 17.31
(nPrCp)Hf(NMe ₂) ₃	324	22.3901	17.35, 17.31, 17.27
(MeCp)Hf(NEtMe) ₃	295	22.2881	16.91, 16.95, 16.94



ALDによるMgO成膜

原料: (EtCp)2Mg; 酸化源: H2O, O2, O3

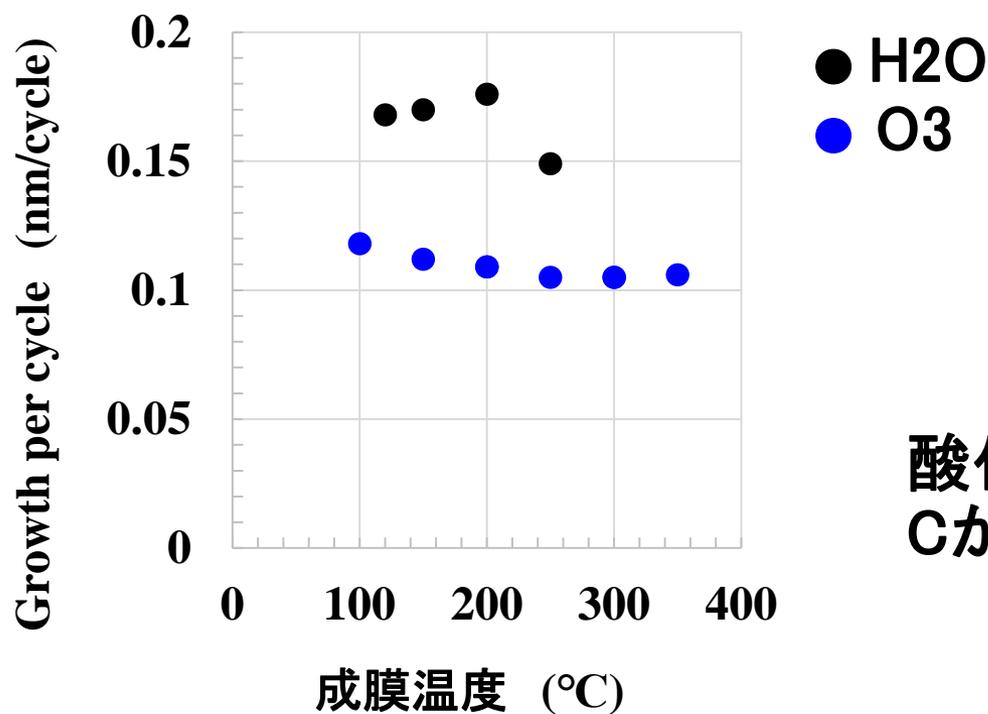
● H2O
● O3
● O2

MgO成膜速度の温度依存性

膜中C含量の温度依存性

ALDによるAl₂O₃成膜

原料:TMA; 酸化源:H₂O, O₃



酸化源と関係なく、膜中にCが検出されなかった。

半導体製造はこれから

DRAM: 微細化、3D 構造、High A/R

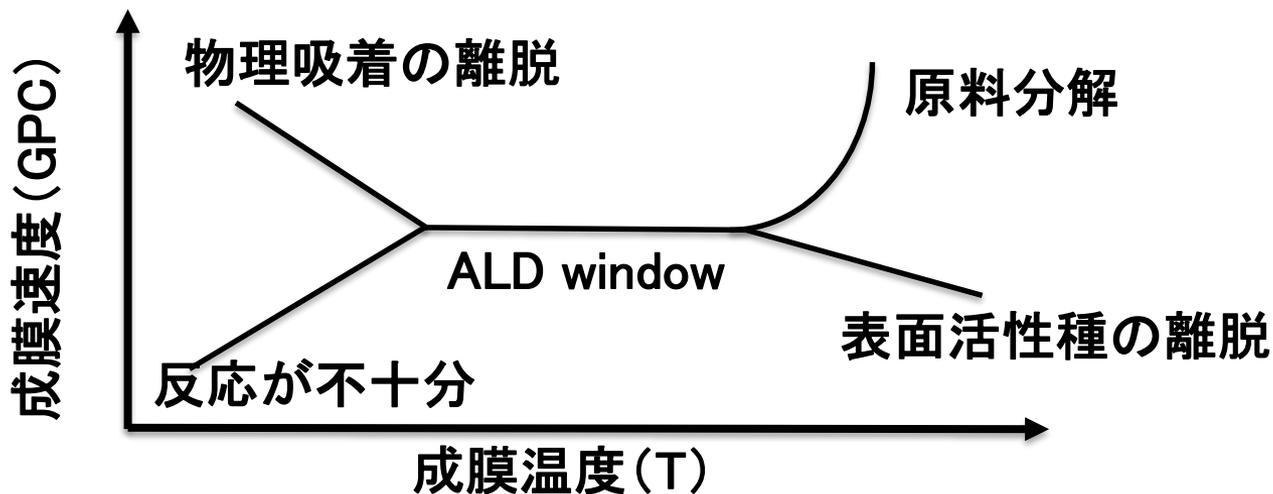
Logic: 微細化、3D 構造

が更に進む。

最近、半導体メーカーさんからの主なご要望

- 1) 優れたカバレッジ**
- 2) 新規膜**
- 3) 選択成膜性**
- 4) particle問題**
- 5) 安さ**

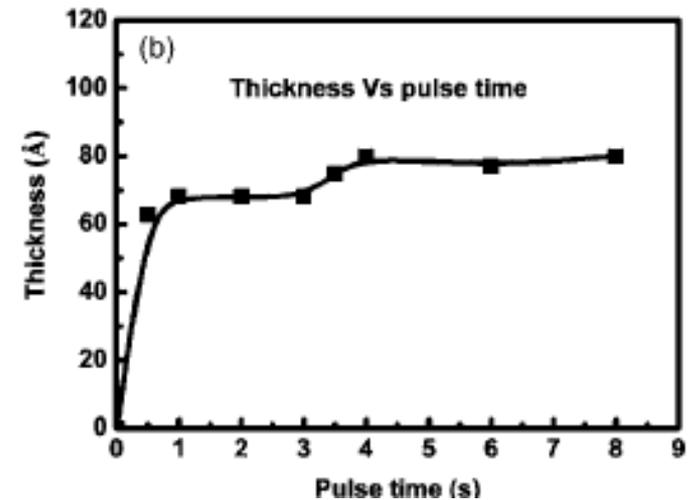
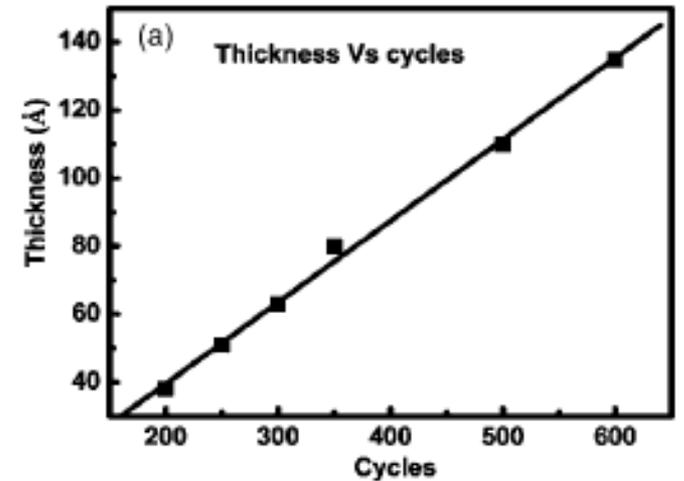
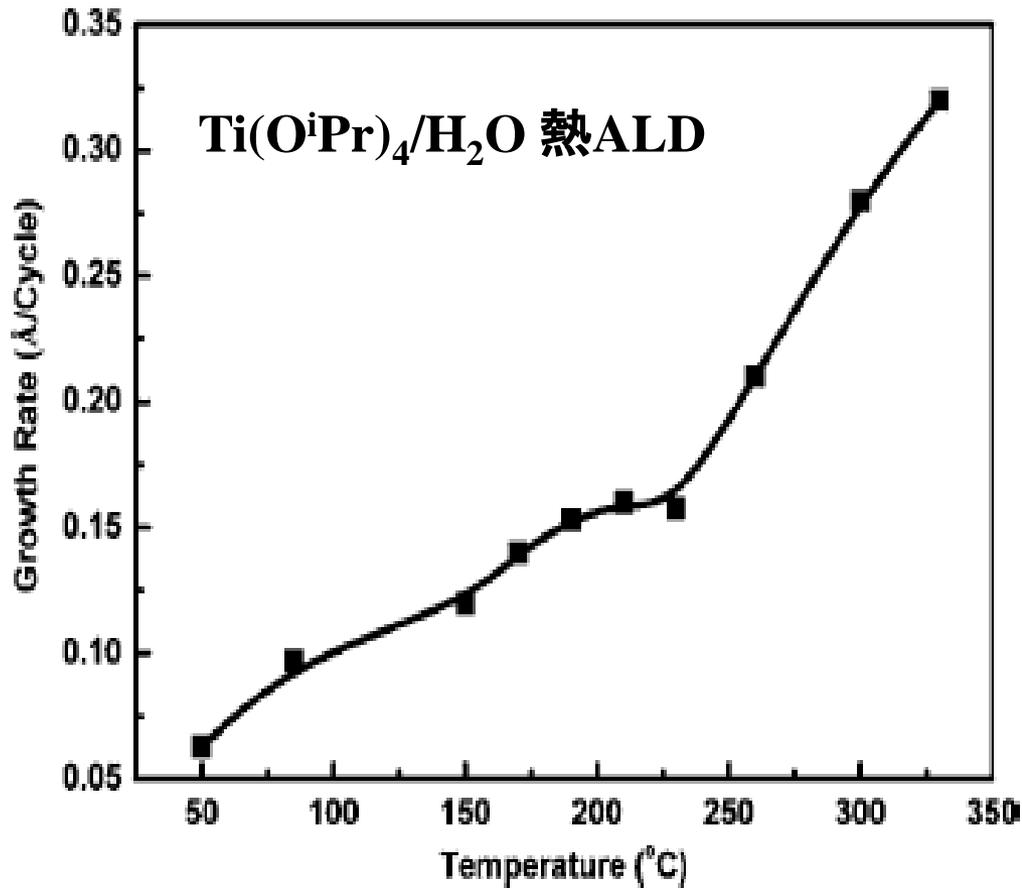
影響因子	原因	対策
CVD	原料の分解	熱安定の向上 (原料)
	原料間の混合	パージ・真空引き (原料と装置)
	反応副生成物と原料との混合	パージ・真空引き (原料と装置)
原料供給不足	微細化 (High A/R, 大表面積)、 大量ウェハー処理	大量供給、供給時間延長 (原料とプロセス)
GPCの温度依存性	反応不十分	反応性の向上 (原料や酸化源の選択、表面改質)



表面吸着率:

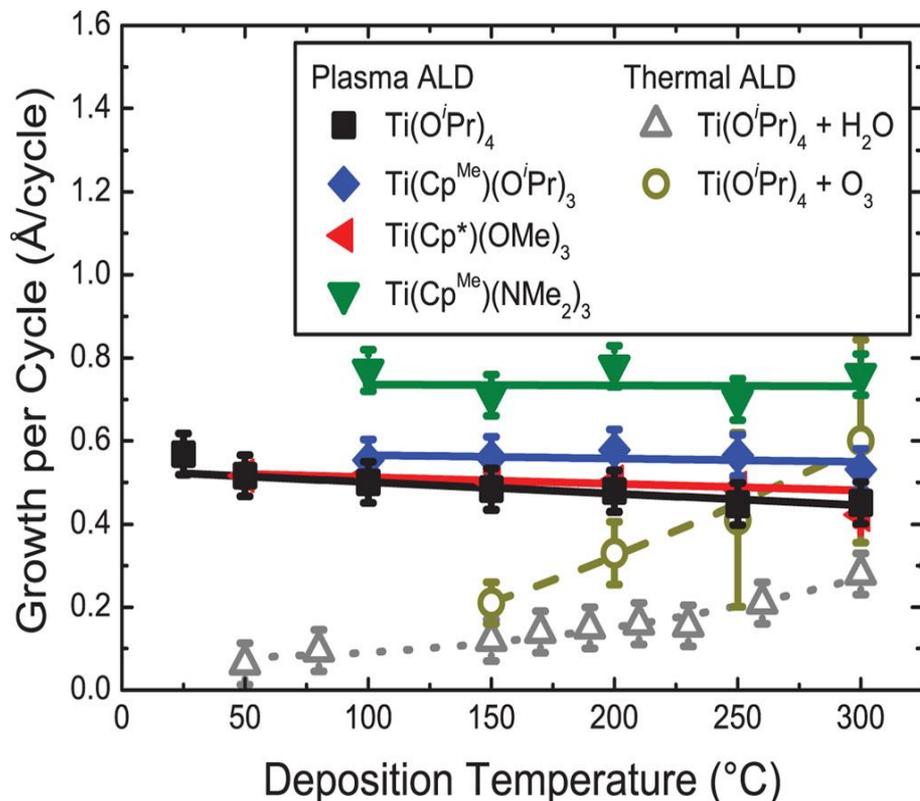
$$x = 1 - e^{-K t}$$

$$K = v \cdot e^{-E_a/RT}$$



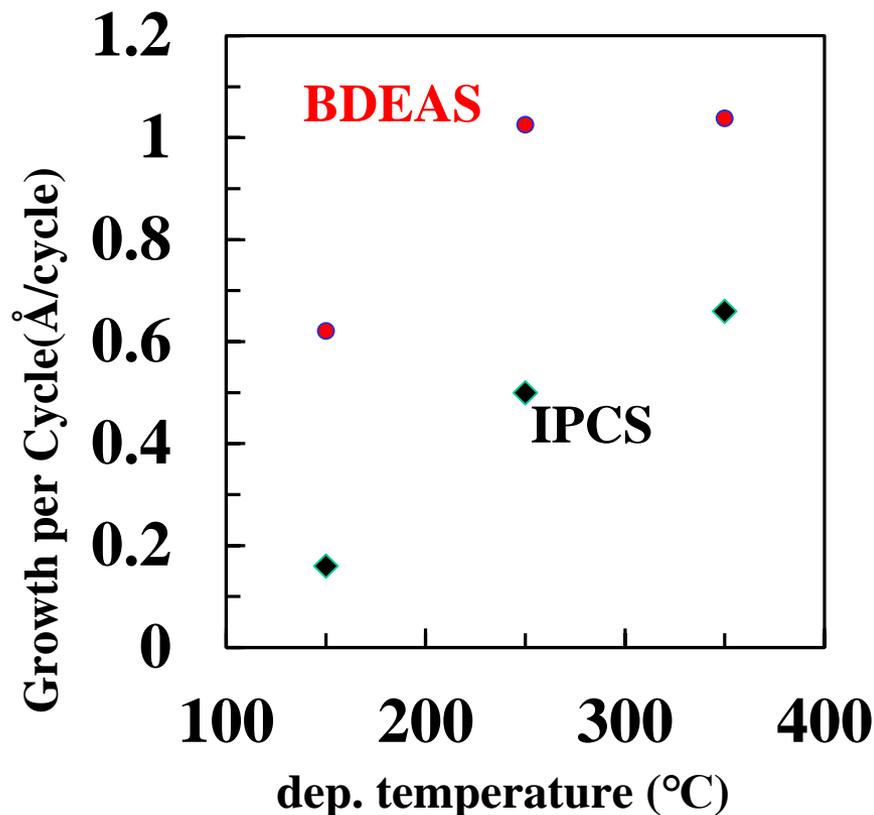
From : Q. Xie et al., J. Appl. Phys. 102, 083521 (2007)

* 酸化源の影響

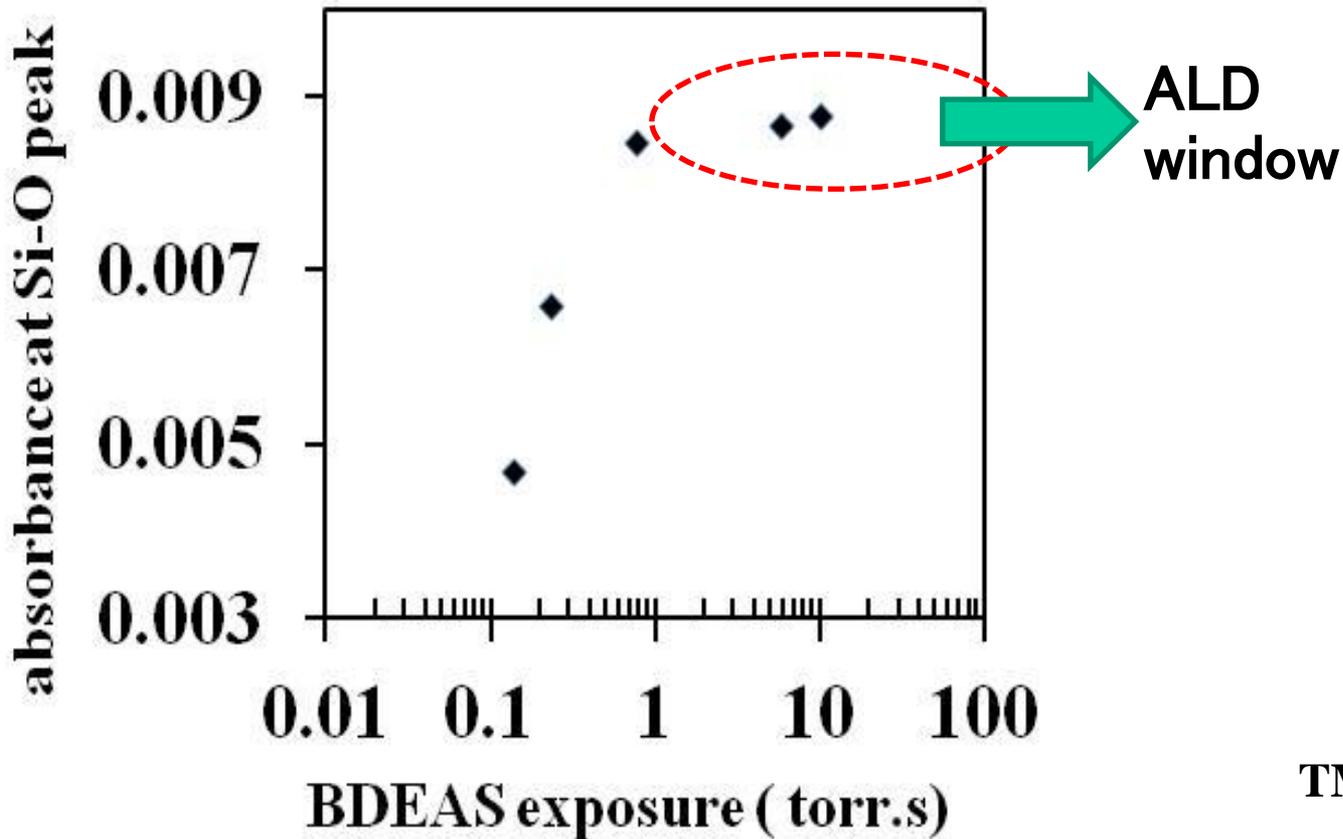


From : H. B. Profijt et al., J. Vac. Sci. Technol. A 29(5), 050801 (2011)

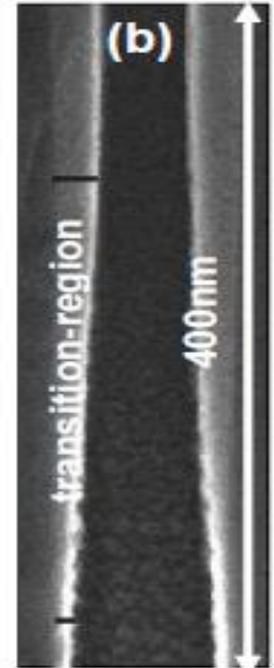
* 原料自身の影響



ALDによるSiO₂成膜 (酸化源: O₃)



ALD成膜速度と原料曝露量との関係



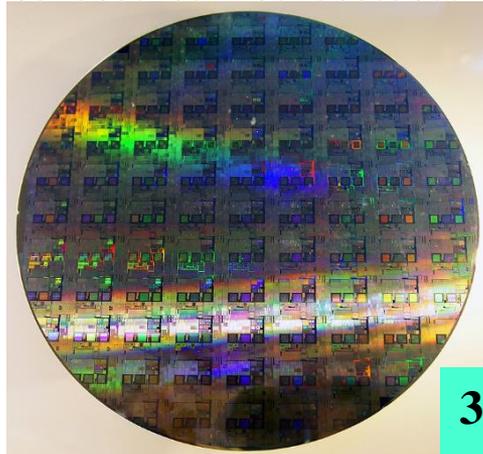
TMA/H₂O ALD with
low TMA supply

(from G. Precht et al., *Proceedings of the International Electron Devices Meeting, Washington, DC, USA. Vol. 810. 2003.*)

どうして大流量が必要？

No.25

<https://ja.wikipedia.org/wiki/%E3%82%A6%E3%82%A7%E3%83%8F%E3%83%BC>



vertical pillar

300 mmウェハー

表面積: 1,413 cm²

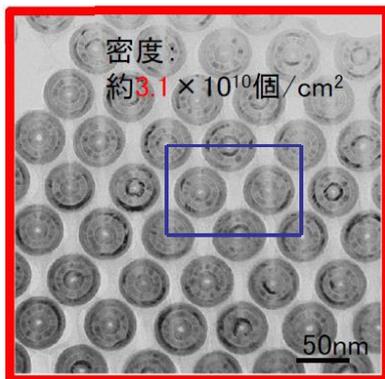
Patternを加えると

表面積: 38,820 cm²(25nm)

27.5倍

表面積: 60,776 cm²(14nm)

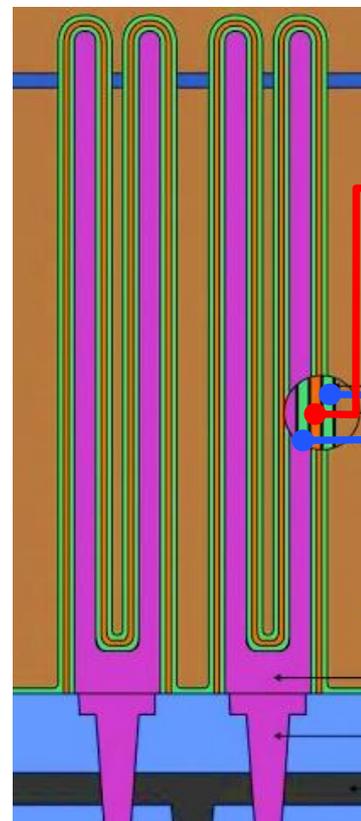
43倍



平面TEM像観察

<https://www.mst.or.jp/casestudy/tabid/1318/pdid/494/Default.aspx>

◆ DRAM



cell capacitor

上部電極 (TiN)

容量膜 (ZrAlHfO)

Aspect ratio: 50 ~ 80

下部電極 (TiN) ← TiCl₄

Batch process では 150 wafers/batch, 成膜面積が何と **900 m²** に達する。

半導体製造プロセスでのALDの応用について紹介した。ALD法で作った膜が現在半導体チップに幅広く利用されていることがわかる。

ALD成膜の特性、及び原料に対する基本要件、評価方法などを紹介しながら、最近展開しているHf系のhigh-k材料用原料の開発現状を説明した。理論計算が原料開発にも有効に使えることがわかった。

ALDによるMgO成膜などを通じ、ALD原料開発の課題について考察を試みた。半導体製造技術の進歩に連れ、今後反応性が高く、短時間でチャンバーへ大量に供給できる原料の開発がもっと求められると思う。



Thank you .