

東京科学大 共用施設紹介とALD活用例

工学院電気電子系

宮本恭幸



東京科学大での共用施設

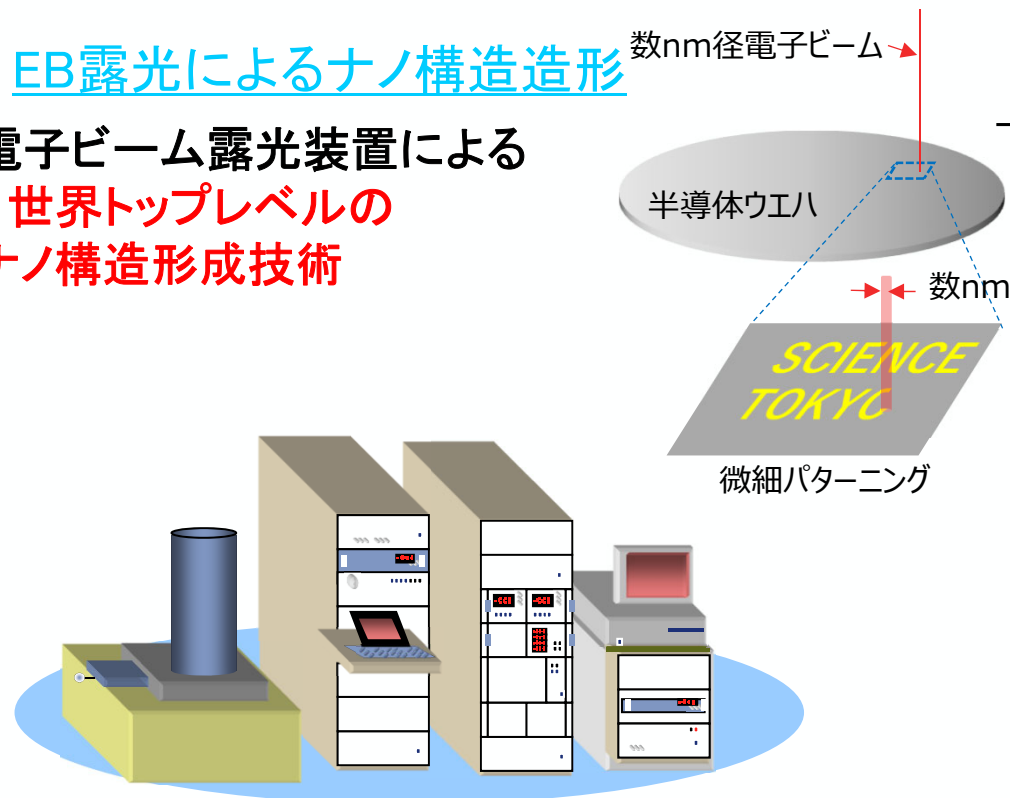
2002-2006年度のナノ支援（東工大）
2007-2011年度のナノネット
2012-2021 ナノPF
2022- ARIM
(2024Octより東京科学大)

支援事業参加以前から行ってきた
化合物半導体光・電子デバイス研究
の装置を共用化

さらに参画教員の競争的資金で
導入した装置を共用設備に
加えつづけた。

EB露光によるナノ構造造形

電子ビーム露光装置による
世界トップレベルの
ナノ構造形成技術



→ナノ構造をもつ
最先端光・電子デバイス作製技術を
可能とする設備を共用とし続けた。

化合物半導体光デバイス

化合物半導体の特徴

発光する！

光通信関係のレーザなどを研究の原点とする我々

→波長選択や量子準位形成

さらには光電融合の為の異種接合を用いる

シリコンフォトニクス用素子

(Si導波路に結合した

半導体薄膜を用いた半導体レーザ)

さらには、シリコンフォトニクス

測定をおこなうための

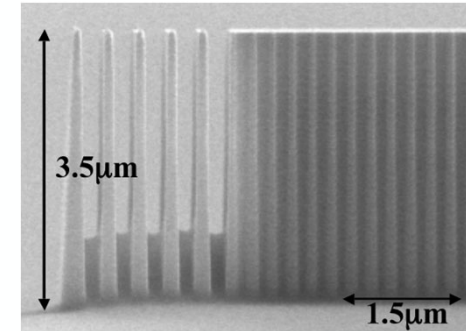
光及び電子の入出力が可能

国内に数台しかない

ウェハ対応プローバ

(稼働時間の53%が国プロ

37%が民間企業支援)



アスペクト比17以上の
InP/InGaAsP ピラー
を用いたレーザ用
ブラッグ反射鏡

300mmウェハ対応プローバ



化合物半導体電子デバイス

化合物半導体の特徴

InGaAsなどのナローバンドギャップ系

電子移動度が高い！ $> 12,000 \text{ cm}^2/\text{Vsec}$

電子の走行速度が高い $\sim 3 \times 10^7 \text{ cm/s}$

短い距離を走らせると高速応答

HEMTにおけるゲート長の縮小

NCTUによる支援では $f_T = 710 \text{ GHz}$

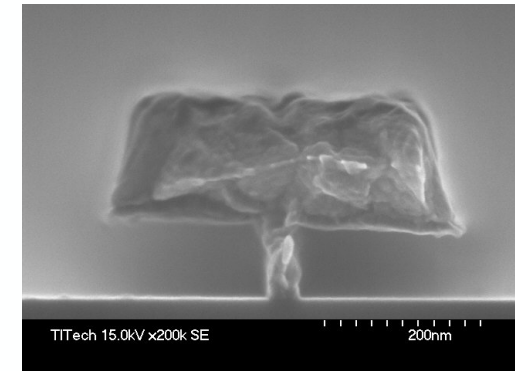
HEMT系のWR(2013-2020)

GaNなどのワイドバンドギャップ系

絶縁破壊電界 ($\sim 3 \text{ MV/cm}$)が高い (高電圧・大電力が扱える)

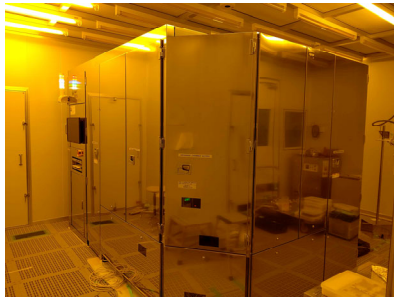
移動度もシリコンの最高値に近い ($\sim 2,000 \text{ cm}^2/\text{Vsec}$)

基地局用高周波デバイス・ACパワーアダプタなどに活用



三層レジストで形成した
ゲート長40nmの
Tゲート構造
(EBLスクールでも講習可)

東京科学大の支援装置



電子ビーム露光装置
日本電子 JBX8100
加速電圧100kV



マスクレス露光装置
0.8umL&Sが可能
MX1205
(MIX&MATCHでも運用)



化合物半導体成膜用
MOVPE
大陽日酸 HR-3246
(2025年度末更新予定)



RIE Samco ICP-101RF



プラズマCVDによる成膜支援
PD-100ST/Multiplex-CVD



異種接合用
基板貼り付け装置
(アユミ工業)



ALDによる絶縁膜支援
Ultratech製 Fiji F200
ロードロック付き

東京科学大の支援装置 (ALD)

電子デバイス屋からみたALDの応用

ゲート絶縁膜形成

(シリコンにおける HfO_2 : インテルは2007年45nmプロセスで導入)

化合物半導体

Siのように単なる酸化では絶縁膜としてうまく働かない。

InGaAsなどのナローバンドギャップ系

高移動度材料として盛んに研究された

ゲート絶縁膜は通常ALD

GaNなどのワイドバンドギャップ系

通常はショットキーバリアゲート

ただし、今後のハイパワー応用

極性反転した構造(N極性)

にもゲート絶縁膜導入が必要



ALDによる絶縁膜支援
Ultratech製 Fiji F200
ロードロック付き

InGaAs MISFETの為のALD成膜

三つの性能指標

等価酸化膜厚(EOT) 界面準位密度 (D_{it}) 移動度

EOT D_{it} はMISダイオードのC-V特性から見積もる
もっとも簡単なのはターマン法

成膜前の N_2 プラズマクリーニング

HfO_2/Al_2O_3 (35/2 cycles)

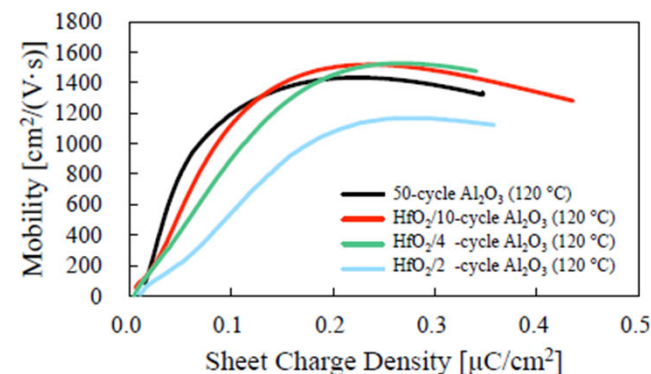
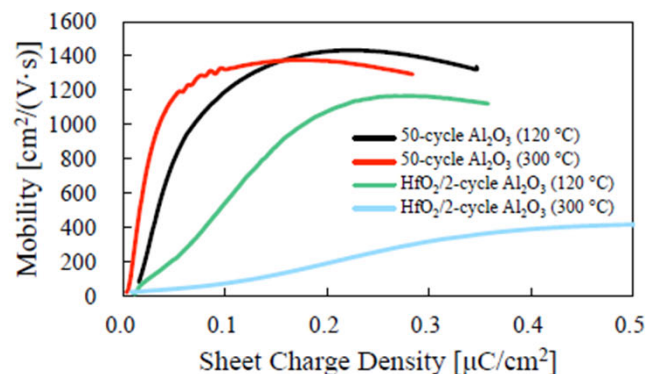
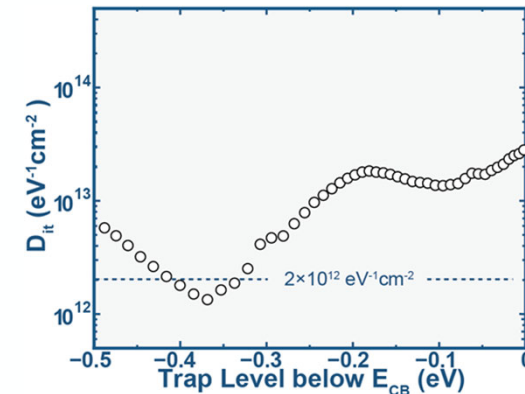
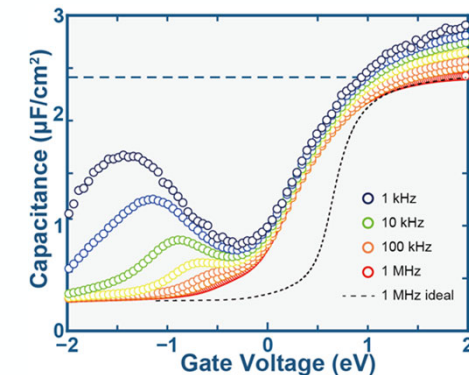
PMA (H_2 , 350°C, 90 sec)

EOT: 0.74nm $D_{it,min}: 1.2 \times 10^{12} cm^{-2}$

S. Netsu, et al., IPRM, E.6.4, 2015

EOTと移動度は長チャネルMISFETを作製し、
低ドレイン電圧でのI-V特性とゲートC-特性から
求める。(Split C-V法) HfO_2/Al_2O_3 構造では成膜温度に強く依存

K. Ohsawa, et al., Jpn. J. Appl. Phys., vol.56, no. 4S, 04CG05 2017



GaN MISの為のALD成膜

課題番号22IT0022

1,000nmのn-GaN層上にALDで

SiN : SiO₂ : HfO₂ : HfO₂/Al₂O₃ (19:1)

の4種類を成膜

膜厚は15nm狙い

各絶縁膜のALDでの成膜温度

150,200,300,400℃ (HfO₂のみ150,200℃)

測定後,

N₂雰囲気下, 300℃,5min アニール (PMA)

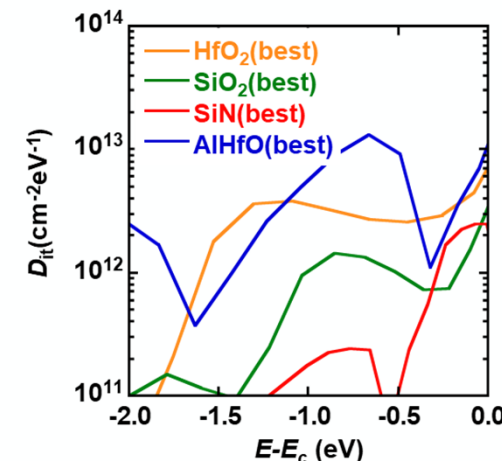
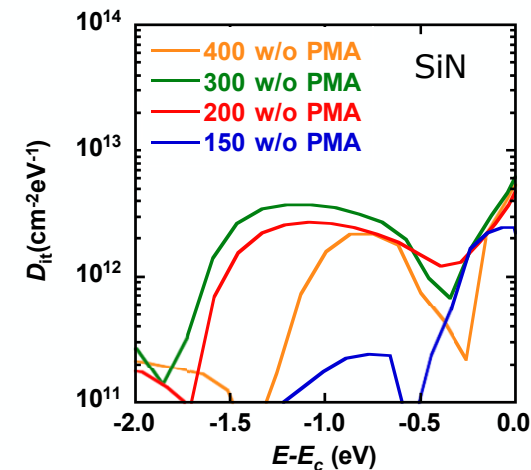
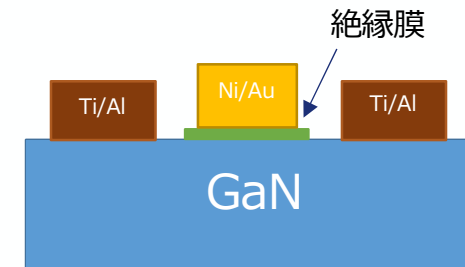
結果

SiN : SiO₂ SiN は低温成膜/PMA無しがよい

HfO₂ : HfO₂/Al₂O₃ は低温成膜/PMA有がよい

全体で比較するとSiNがよい。

ただし耐圧については、HfO₂/Al₂O₃が良かった。



最後に

東京科学大のARIM支援事業の概要と
ALDにおけるMIS作成例を紹介した。

なお、我々のALDは、MIS界面や半導体薄膜保護を主目的としており
材料によっては、チャンバー内汚染などの危惧によりお断りすることがあること
に注意されたい。